

	Saptamina 1	Saptamina 2	Saptamina 3	Saptamina 4	Saptamina 5	Saptamina 6	Saptamina 7	Saptamina 8	Saptamina 9	Saptamina 10	Saptamina 11	Saptamina 12	Saptamina 13	Saptamina 14
Etapa 1	Documentare HW si SW, simulari ale SW de baza				Test Etapa 1									
Etapa 2						Detaliere HW si SW, integrare SW				Test Etapa 2				
Etapa 3													Test Etapa 3	
														Finalizare note

ETAPA 1

1. Descrierea prelucrarilor (graf, organigrama)
2. Shema bloc, schemele electrice pentru placile de evaluare
3. Proiectarea de principiu a schemei ce completeaza placa de evaluare
4. Rezultate ale simularii variantei de baza a codului pe Visual DSP++, pe CodeVision / AVRStudio

ETAPA 2

5. Detalierea organigramele programului
6. Listing-urile programului in limbaj de asamblare sau limbaj C
7. Detalieri ale schemelor electrice (CODEC, intreruperi, porturi seriale, elementele nou adaugate)
8. Detalieri ale programelor (mod de organizare, structuri de date utilizate)
9. Rezultate ale simularii variantei finale a codului pe Visual DSP++ sau pe CodeVision / AVRStudio

ETAPA 3

10. Demonstratie practica a functionarii a sistemului realizat si analiza performantelor

S1	26.02 - 01.03	
S2	04.03 - 08.03	
S3	11.03 - 15.03	
S4	18.03 - 22.03	
S5	25.03 - 29.03	Test E1
S6	01.04 - 05.04	Test E1
S7	08.04 - 12.04	
S8	15.04 - 19.04	
S9	22.04 - 26.04	
S10	29.04 - 03.05	
S11	06.05 - 10.05	Test E2
S12	13.05 - 17.05	Test E2
S13	20.05 - 24.05	Test E3
S14	27.05 - 31.05	