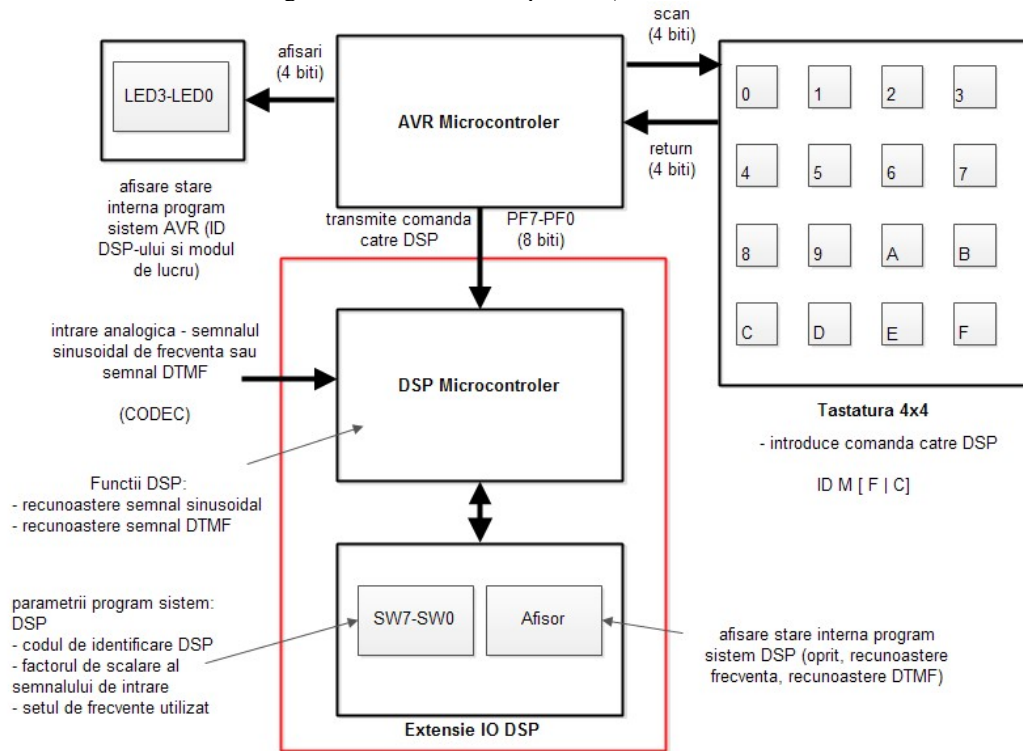


## TEMA P2 – 2024

Se va realiza un sistem cu arhitectura din figura 1 cu următoarele specificații:



**Figura 1. Arhitectura sistemului**

Sistemul este compus din două subsisteme (AVR și DSP) și are ca funcție testarea apariției unui semnal sinusoidal sau DTMF pe intrarea analogică.

Subsistemul DSP citește semnalul analogic (semnal continuu) și determină dacă acest semnal este un semnal sinusoidal cu frecvență  $f_i$  ( $i=0, 1, \dots, 7$ ) sau un semnal ce conține suma a două semnale sinusoidale pe frecvențele  $f_r$  și  $f_c$  cu  $r, c = 0, 1, 2, 3$  (semnal Dual Tone MultiFrequency – DTMF). Se va afișa pe afișor codul frecvenței (0, 1, 2, ..., 7) sau al semnalului DTMF (0, 1, 2, ..., E, F)

Subsistemul AVR preia o comandă de la tastatură și o retransmite către DSP prin portul PF.

Comanda este de forma ID, M, [ F | C ], unde ID este identificatorul sistemului DSP (valori 0, 1, 2 sau 3), M – este modul de lucru (valori 1 – testează frecvența, 2 – testează cod DTMF și 3 – stop DSP) F – frecvența testată (valori 0, 1, ..., 7) și C codul DTMF testat (valori 0, 1, ..., 7). Semnificația simbolurilor este: [ ] – opțional, | – alegere

Ambele subsisteme își afișează starea proprie (pe LED3-LED0, respectiv pe un afișor cu 7 segmente – Afișor). Subsistemul AVR utilizează un microcontroler ATmega164. Subsistemul DSP are în componența plăcii de evaluare EZ-Kit LITE ADSP2181 și o interfață de intrare/ieșire (IO DSP).

Se vor implementa:

**La nivel hardware:** Subsistemul AVR (cu microcontroler ATmega164) și extensia IO DSP

**La nivel software:**

1. Descrierea formală a programelor pentru subsistemele AVR și DSP
2. Scrierea codului pentru cele 2 subsisteme (în limbaj C pentru AVR și în limbaj de asamblare ADSP2181 pentru subsistemul DSP)
3. Testarea programelor în CAVR și Astudio, respectiv în Visual DSP++ 3.5

În final se va verifica funcționalitatea sistemului fizic realizat.

Se va lucra în echipe de 4 studenți (2 pentru AVR și 2 pentru DSP) cu împărțirea sarcinilor de proiectare specifice AVR și DSP. Susținerea este individuală, în toate fazele proiectului.