
1.

a) Sa se realizeze, prin metoda tabelii de adevar, circuitul logic combinational (CLC) cu urmatoarea functie:

$$Y = a \text{ OR } (b \text{ AND } c) \text{ OR } (c \text{ XOR } a)$$

Y – iesirea, a,b,c – intrari

D7	D6	D5	D4	D3	D2	D1	D0
		Y		a	b	c	

b) Sa se explice modul de programare a codecului AD1847 din structura sistemului cu microcontroler ADSP2181.

c) Sa se explice cum se simuleaza intreruperile in Visual DSP++

2.

a) Sa se realizeze, prin metoda tabelii de adevar, circuitul logic combinational (CLC) cu urmatoarea functie:

$$Y = a \text{ XOR } (b \text{ AND } c) \text{ OR } (c \text{ NAND } a)$$

Y – iesirea, a,b,c – intrari

D7	D6	D5	D4	D3	D2	D1	D0
	Y		a	c	b		

b) Sa se precizeze principalele caracteristici ale arhitecturii microcontrolerului ADSP2181

c) Sa se indice modul de afisare a unei zone de memorie in Visual DSP++

3.

Sa se realizeze, prin metoda tabelii de adevar, circuitul logic combinational (CLC) cu urmatoarea functie:

$$Y = ((a \text{ NAND } b) \text{ AND } c) \text{ OR } (c \text{ NOR } a)$$

Y – iesirea, a,b,c – intrari

D7	D6	D5	D4	D3	D2	D1	D0
a	b	Y		c			

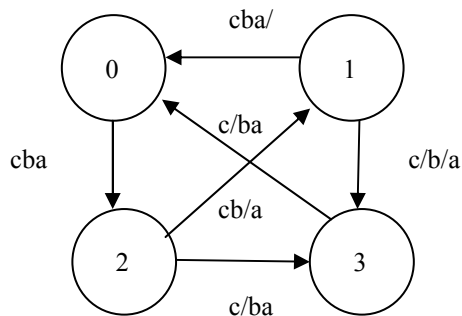
4.

a) Sa se realizeze, prin metoda tabelii de semnale relevante , circuitul logic secvential (CLS) descris prin urmatorul graf:

$$Y \equiv Y1Y0 = Q$$

Y – iesirea, $X \equiv X= 1$, $X/ \equiv X= 0$

Intrarea este compusa din 3 biti (cba);



D7	D6	D5	D4	D3	D2	D1	D0
	Y1	Y0		c	b	a	

b) Programarera intreruperilor in CVAVR

c) Conectarea dintre ADSP2181 si AD1847 in sistemul EZ-LITE

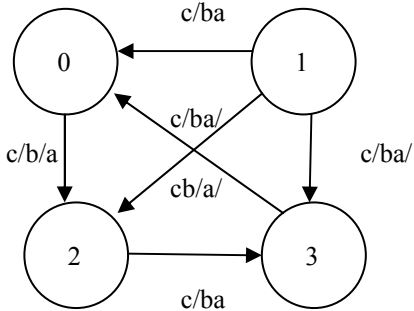
5.

Sa se realizeze, prin metoda tabelii de semnale relevante , circuitul logic secvential (CLS) descris prin urmatorul graf:

$$Y \equiv Y1Y0 = Q$$

Y – iesirea, $X \equiv X= 1$, $X/ \equiv X= 0$

Intrarea este compusa din 3 biti (cba);



D7	D6	D5	D4	D3	D2	D1	D0
	c	b	a		Y1	Y0	

b) Programarea porturilor I/O ale microcontrolerului Atmel, in CVAVR

c) Programarea portului serial SPORT0 in EZ-LITE

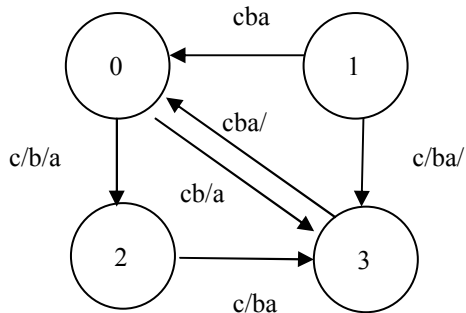
6.

a) Sa se realizeze, prin metoda tabelii de semnale relevante , circuitul logic secvential (CLS) descris prin urmatorul graf:

$$Y \equiv Y1Y0 = Q$$

Y – iesirea, $X \equiv X= 1$, $X/ \equiv X= 0$

Intrarea este compusa din 3 biti (cba);



D7	D6	D5	D4	D3	D2	D1	D0
c	b	a	Y1	Y0			

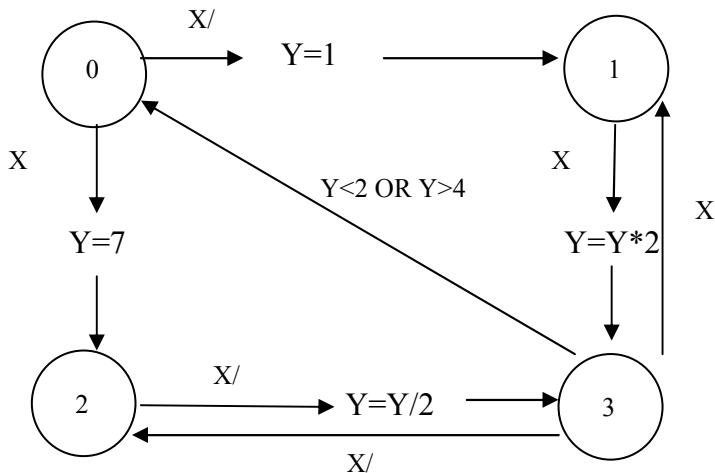
b) Programarea timer-ului pentru microcontrolerul Atmel , in CVAVR

c) Vizualizarea grafica a unei zone de memorie in Visual DSP++

7.

a) Sa se realizeze procesul secvential (PS) descris prin urmatorul graf:

$Y \equiv Y2Y1Y0$ – iesirea, $X \equiv X= 1$, $X/ \equiv X= 0$



D7	D6	D5	D4	D3	D2	D1	D0
	Y2	Y1	Y0		X		

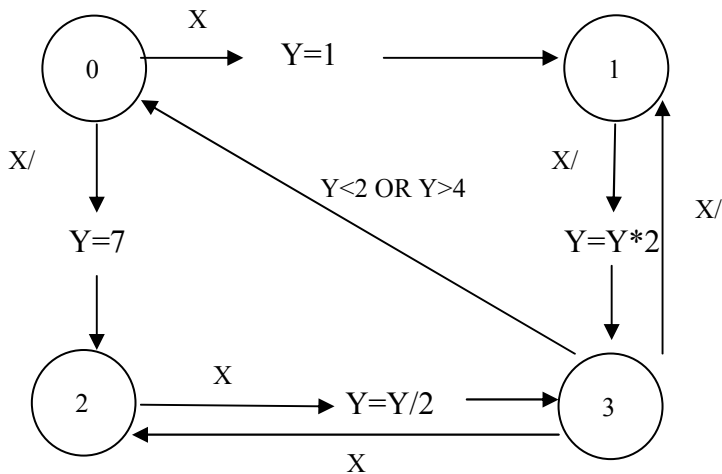
b) Programarea intreruperilor in Visual DSP++ (pentru microcontrolerul ADSP2181)

c) Simularea porturilor I/O in Astudio

8.

a) Sa se realizeze procesul secvential (PS) descris prin urmatorul graf:

$Y \equiv Y2Y1Y0$ – iesirea, $X \equiv X= 1$, $X/ \equiv X= 0$



D7	D6	D5	D4	D3	D2	D1	D0
	X	Y2	Y1	Y0			

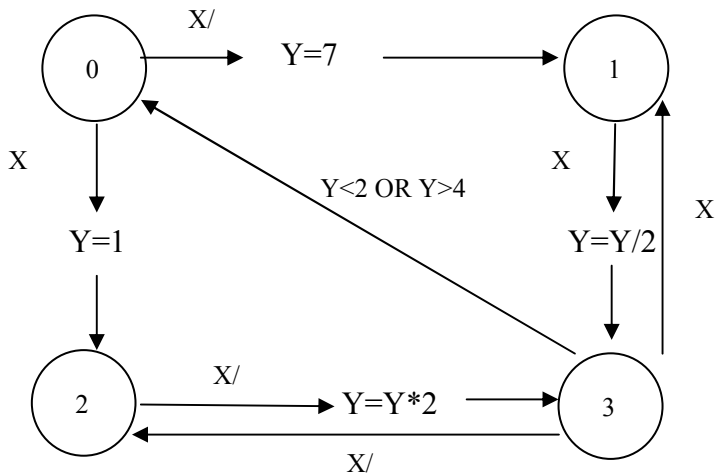
b) Programarea codec-ului AD1847 , in VisualDSP++

c) Programarea intreruperilor pentru microcontrolerul Atmel, in CVAVR

9.

a) Sa se realizeze procesul secvential (PS) descris prin urmatorul graf:

$Y \equiv Y2Y1Y0$ – iesirea, $X \equiv X= 1$, $X/ \equiv X= 0$



D7	D6	D5	D4	D3	D2	D1	D0
X				Y2	Y1	Y0	

b) Vizualizarea variabilelor si a porturilor I/O in Astudio

c) Vizualizarea grafica a informatiei in VisualDSP++

10.

a) Sa se realizeze, prin metoda tabelii de adevar, circuitul logic combinational (CLC) cu urmatoarea functie:

$$Y = ((a \text{ XOR } b) \text{ NOR } c) \text{ OR } (c \text{ XOR } a)$$

Y – iesirea, a,b,c – intrari

D7	D6	D5	D4	D3	D2	D1	D0
		a	b	c		Y	

b) Sa se explice modul de programare a codecului AD1847 din structura sistemului cu microcontroler ADSP2181.

c) Programarea porturilor I/O in CVAVR

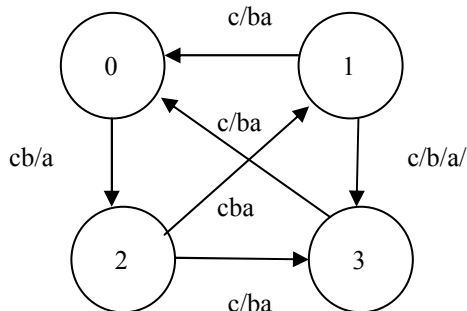
11.

a) Sa se realizeze, prin metoda tabelii de semnale relevante , circuitul logic secvential (CLS) descris prin urmatorul graf:

$$Y \equiv Y1Y0 = Q$$

Y – iesirea, $X \equiv X= 1$, $X/ \equiv X= 0$

Intrarea este compusa din 3 biti (cba);



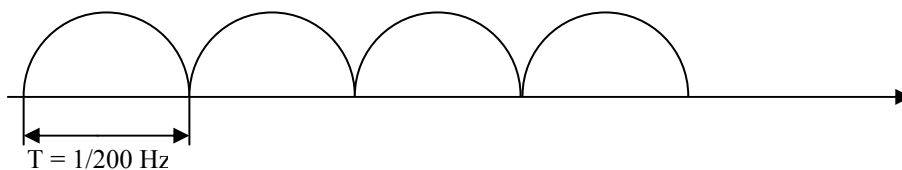
D7	D6	D5	D4	D3	D2	D1	D0
		Y1	Y0	c	b	a	

b) Sa se explice modul de interconectare dintre microcontrolerul ADSP2181 si codecul AD1847 din sistemul EZ-LITE ADSP2181.

c) Programarea intreruperilor in CVAVR

12.

a) Sa se modifice programul de generare a functiilor astfel incit sa se genereze un semnal sinusoidal redresat dubla alternanta ca in figura:



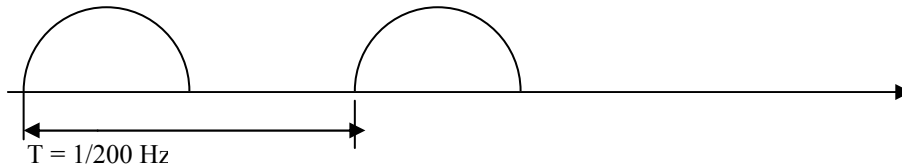
Frecventa de esantionare este 8000Hz.

b) Sa se explice metoda tabelilor de semnale relevante pentru implementarea circuitelor logice secventiale. Avantaje si dezavantaje

c) Accesarea porturilor I/O in CVAVR

13.

a) Sa se modifice programul de generare a functiilor astfel incit sa se genereze un semnal sinusoidal redresat mono alternanta ca in figura:



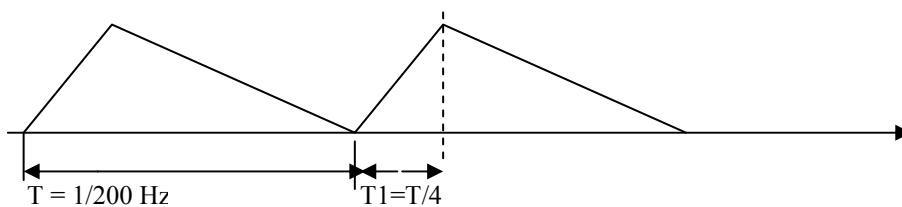
Frecventa de esantionare este 8000Hz.

b) Sa se explice metoda tabelului de adevar pentru implementarea circuitelor logice combinacionale. Avantaje si dezavantaje

c) Simularea porturilor I/O in Astudio

14.

a) Sa se modifice programul de generare a functiilor astfel incit sa se genereze un semnal triunghiular ca in figura:



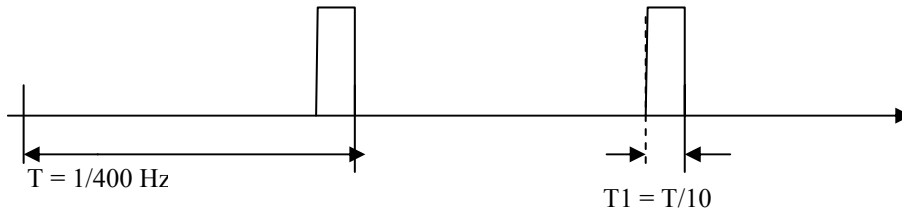
Frecventa de esantionare este 8000Hz.

b) Explicati modul de implementare a unui proces secvential

c) Programarea timer-ului pentru microcontrolerul Atmel, in CVAVR

15.

a) Sa se modifice programul de generare a functiilor astfel incit sa se genereze un semnal dreptunghiular ca in figura:



Frecventa de esantionare este 8000Hz.

- b) Metoda de implementare a circuitelor logice secventiale
- c) Programarea porturilor I/O in CVAVR

16.

a) Sa se realizeze, prin metoda tabeli de adevar, circuitul logic combinational (CLC) cu urmatoarea functie:

$$Y = a \text{ NOR } (b \text{ OR } c) \text{ XOR } (c \text{ AND } a)$$

Y – iesirea, a,b,c – intrari

D7	D6	D5	D4	D3	D2	D1	D0
	a	b			Y	c	

- b) Sa se explice modul de interconectare dintre microcontrolerul ADSP2181 si codecul AD1847 din sistemul EZ-LITE ADSP2181.
- c) sa se arate cum se afiseaza grafic o zona de memorie in VisualDSP++